

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-105368

(43)Date of publication of application : 21.04.1995

(51)Int.CI.

G06T 7/00

(21)Application number : 05-250738

(71)Applicant : TOKIMEC INC

(22)Date of filing : 06.10.1993

(72)Inventor : HORINOUCHI SHINICHI
DOU MICHIHISA
OZAWA KINGO

(54) METHOD AND DEVICE FOR LABELING PICTURE

(57)Abstract:

PURPOSE: To implement labeling processing in real time by taking notice of lines of a binary picture sequentially in the arranged order, providing a tentative label and a combination label to a picture element in a noticed line, assigning a regular label to one of plural tentative labels having the relation of combination, and updating the tentative label of each picture element into the regular label assigned to its tentative label.

CONSTITUTION: Lines of a sequentially inputted picture are noticed sequentially in the arranged order and a tentative label is given to a picture element of a predetermined value in the noticed line and a combination label is given to the given tentative label. Then one regular label is assigned to plural tentative labels having directly or indirectly combination relation according to the combination label given to each tentative label. That is, based on the information of the combination table, plural tentative labels are converted into one regular label. The content (b) of the combination table is changed into a content (c) through this processing. Then the tentative label given to each picture element is updated into the regular label assigned to the tentative label.

a	試験ラベル値	1	2	3	4	5	6
	結合ラベル値	0	1	0	1	2	3
ラベル結合テーブル（試験ラベルと組合ラベル）							
b	試験ラベル値	1	2	3	4	5	6
	結合ラベル値	1	1	2	3	1	3
ラベル結合テーブル（ラベル結合値）							
c	試験ラベル値	1	2	3	4	5	6
	結合ラベル値	1	1	2	2	1	2
ラベル結合テーブル（テーブル操作完了時）							

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

DESI AVAILABLE COPY

[of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-105368

(43)公開日 平成7年(1995)4月21日

(51)Int.Cl.⁶

G 0 6 T 7/00

識別記号

庁内整理番号

F I

技術表示箇所

7459-5L

G 0 6 F 15/ 70

3 3 0 A

審査請求 未請求 請求項の数 6 OL (全 20 頁)

(21)出願番号 特願平5-250738

(22)出願日 平成5年(1993)10月6日

(71)出願人 000003388

株式会社トキメック

東京都大田区南蒲田2丁目16番46号

(72)発明者 堀ノ内 真一

東京都大田区南蒲田2丁目16番46号 株式
会社トキメック内

(72)発明者 堂 通久

東京都大田区南蒲田2丁目16番46号 株式
会社トキメック内

(72)発明者 小沢 金吾

東京都大田区南蒲田2丁目16番46号 株式
会社トキメック内

(74)代理人 弁理士 三品 岩男 (外2名)

(54)【発明の名称】 画像のラベリング方法および画像のラベリング装置

(57)【要約】 (修正有)

【目的】高速なラベリング処理を実現する。

【構成】入力2値画像の各ラインについて、画素のかたまり(ブロック)毎に仮ラベルを与え、仮ラベルに結合ラベルを与える処理を順次行う。全てのラインについて終了したら、各仮ラベルを当該仮ラベルに与えられた結合ラベルに従い本ラベルに変更する。ブロックが孤立している場合には新たな値の仮ラベルを与え、ブロックが前ラインの一つのブロックと連結している場合には、その前ラインのブロックに与えられた仮ラベルに与えられた結合ラベル(または仮ラベル)を与える。ブロックが前ラインの2つのブロックと結合している場合には、一方のブロックに与えられた仮ラベルに与えられた結合ラベル(または仮ラベル)を与えると共に、結合ラベルとして他方のブロックに与えられた仮ラベルに与える。ブロックの判定と前ラインのブロックとの結合の判定は、着目画素Pと、その隣接する画素P0、QA、QB、QCとの連結関係を、P0をラスター順に移して順次判定することにより行う。

図2

QC	QB	QA
P0	P	

1

【特許請求の範囲】

【請求項1】入力2値画像中の所定の値を有する画素に、前記所定の値の画素のかたまり毎にラベルを与えるラベリング方法であって、

順次入力画像の各ラインをラインの並び順に、順次着目し、着目するライン中の前記所定の値の画素に仮ラベルを与え、与えた仮ラベルに結合ラベルを与える第1のステップと、

各仮ラベルに与えられた結合ラベルに従い、直接的もしくは間接的に連結関係を有する複数の仮ラベルに対して、一つの本ラベルを割り当てる第2のステップと、

各画素に与えられている仮ラベルを、当該仮ラベルに割り当てられた本ラベルに更新する第3のステップとを有し、

各仮ラベルに結合ラベルが与えられている場合には、結合ラベルを当該仮ラベルの参照ラベルとし、仮ラベルに結合ラベルが与えられていない場合には、当該仮ラベルを当該仮ラベルの参照ラベルと呼ぶこととした場合に、前記第1のステップは、

着目するラインの、前記所定の値の画素の連続であるブロックに順次着目し、着目するブロックと、着目するラインの前に着目したライン中のブロックとの連結関係を調べる第4のステップと、

連結するブロックが存在しない場合には特定の値の仮ラベルを着目するブロックに与える第5のステップと、

連結するブロックが一つ存在する場合には当該連結するブロックに付されている仮ラベルの参照ラベルを、仮ラベルとして着目するブロックに与える第6のステップと、

連結するブロックが複数存在する場合には連結するブロックのうちの一つのブロックを選択し、選択したブロックに与えられている仮ラベルの参照ラベルを着目するブロックに仮ラベルとして与えると共に選択しなかったブロックに与えられている仮ラベルに、選択したブロックに与えられている仮ラベルの参照ラベルを、結合ラベルとして与える第7のステップと、

着目する画素の属するブロックに与えられた仮ラベルが前記特定の値でない場合には、着目する画素に、当該ブロックに与えられた仮ラベルを与え、着目する画素の属するブロックに与えられた仮ラベルが前記特定の値である場合には、着目する画素に、前記特定の値の仮ラベルのブロック毎に定める新たな値の仮ラベルを与える第8のステップとを含むことを特徴とする画像のラベリング方法。

【請求項2】入力2値画像中の所定の値を有する画素に、前記所定の値の画素のかたまり毎にラベルを与えるラベリング方法であって、

順次入力画像の各ラインをラインの並び順に、順次着目し、着目するライン中の前記所定の値の画素に仮ラベルを与え、与えた仮ラベルに結合ラベルを与える第1のス

2

テップと、

各仮ラベルに与えられた結合ラベルに従い、直接的もしくは間接的に連結関係を有する複数の仮ラベルに対して、一つの本ラベルを割り当てる第2のステップと、各画素に与えられている仮ラベルを、当該仮ラベルに割り当てられた本ラベルに更新する第3のステップとを有し、

各仮ラベルに結合ラベルが与えられている場合には、結合ラベルを当該仮ラベルの参照ラベルとし、仮ラベルに結合ラベルが与えられていない場合には、当該仮ラベルを当該仮ラベルの参照ラベルと呼ぶこととした場合に、前記第1のステップは、

着目するラインの、前記所定の値の画素に順次着目し、順次、着目する画素と直前に着目した画素との連結関係と、着目する画素と着目するラインの前に着目したライン中の、前記所定の値の画素の連続であるブロックとの連結関係と、直前に着目した画素と着目するラインの前に着目したライン中のブロックとの連結関係とより、着目する画素の属するブロックと着目するラインの前に着目したライン中のブロックとの連結関係を判定するステップと、

連結するブロックが存在しないと判定された場合に特定の値の仮ラベルを着目する画素の属するブロックに与えるステップと、

連結するブロックが一つ存在すると判定された場合には当該連結するブロックに与えられている仮ラベルの参照ラベルを、仮ラベルとして着目する画素の属するブロックに与えるステップと、

連結するブロックが複数存在すると判定された場合には連結するブロックのうちの一つのブロックを選択し、選択しなかったブロックに与えられている仮ラベルに、選択したブロックに与えられている仮ラベルの参照ラベルを、結合ラベルとして与えると共に、既に、選択したブロックに与えられている仮ラベルの参照ラベルが着目する画素の属するブロックに仮ラベルとして与えられていない場合には、これを着目する画素の属するブロックに仮ラベルとして与えるステップと、着目するラインの各画素について順次行った後に、着目するライン中の各画素に、当該画素の属するブロックに与えられた仮ラベルが前記特定の値でない場合には、当該画素の属するブロックに与えられた仮ラベルを与え、当該画素の属するブロックに与えられた仮ラベルが前記特定の値である場合には、当該画素に前記特定の値の仮ラベルのブロック毎に定める新たな値の仮ラベルを与えるステップとを含むことを特徴とする画像のラベリング方法。

【請求項3】請求項1または2記載の画像のラベリング方法であって、

前記連結するブロックが複数存在する場合に選択する、連結するブロックのうちの一つのブロックは、当該ブロックに与えられた仮ラベルの参照ラベルの、より小さい

ブロックであることを特徴とする画像のラベリング方法。

【請求項4】請求項1、2または3記載の画像のラベリング方法であって、

前記第2のステップは、

各仮ラベルに与えられた結合ラベルに従い、直接的もしくは間接的に連結関係を有する複数の仮ラベルに対して、一つの本ラベルを、割り当てるステップと、

割り当た本ラベルの値が連続するように、各本ラベルの値を変更するステップとを有することを特徴とする画像のラベリング方法。

【請求項5】入力2値画像中の所定の値を有する画素に、前記所定の値の画素のかたまり毎にラベルを与えるラベリング装置であって、

画像を構成する各ライン中の画素データを順次入力する手段と、

前記所定の値の画素の連続であるブロックをカウントし、カウント値をプロップロックナンバとして出力するブロックカウンタと、

前記ブロックカウンタが与えたブロックナンバを、1ライン分の画素データの入力に要する時間分遅延させるブロックナンバッファと、

仮ラベルをブロックナンバに対応づけて記憶するブロックテーブルと、

結合ラベルを仮ラベルに対応づけて記憶する結合テーブルと仮ラベル画像を記憶する仮ラベルメモリと、

本ラベル画像を記憶する本ラベルメモリと、

入力する各画素データの値と、その直前に入力した画素データの値と、前記ブロックナンバッファで遅延したブロックナンバに対応して前記ブロックテーブルに記憶されている1以上の仮ラベルと、当該1以上の仮ラベル

に対応して前記結合テーブルに記憶されている1以上の結合ラベルと、前記ブロックカウンタの出力するブロックナンバに対応して前記ブロックテーブルに記憶されている仮ラベルとの組み合わせに応じて、前記ブロックテーブルと結合テーブルの内容を更新する手段と、

前記ブロックナンバッファで遅延したブロックナンバ

に対応して前記ブロックテーブルに記憶されている仮ラベルを、順次、前記仮ラベルメモリに書き込む手段と、前記結合テーブルに記憶されている結合ラベルの値を、

仮ラベルと当該仮ラベルに対応付けられて記憶されている結合ラベル値の組み合わせに応じて変更する手段と、

前記仮ラベルメモリに記憶されている仮ラベルを順次読み出し、読みだした仮ラベルに対応づけて、前記結合テーブルに記憶されている、変更後の結合ラベルを読みだして、前記本ラベルメモリに順次書き込む手段とを有することを特徴とする画像のラベリング装置。

【請求項6】請求項5記載の画像のラベリング装置であって、

前記入力画像は、カメラより取り込んだ画像の画素数

を、より少ない数に変換した画像であることを特徴とする画像のラベリング装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、対象物標の画像情報から画像中の領域を抽出し存在する物標を抽出する画像処理の技術に関するものである。

【0002】

【従来の技術】従来、各種製品の形状検査装置や無人搬送車の視覚センサ部等には、対象物標の画像情報から画像中の特徴のある領域を抽出し存在する物標の形状を認識する技術が適用されている。また、このような技術においては、画像情報からの領域抽出に画素のかたまり毎にラベル付けを行う、いわゆるラベリング処理を適用するのが一般的である。また、従来のラベリング処理の技術としては、対象画像の性質に応じて対象画像を繰り返し走査しながら、ラベル付けを行う技術が知られている。

【0003】

【発明が解決しようとする課題】しかし、従来のラベリング処理の技術によれば、対象画像の性質に依存して対象画像を何回も繰り返し走査する必要があるため、実用的サイズのハードウェアロジック回路で実現することが困難であると共に、画像情報を取り込むカメラの出力信号に同期してリアルタイムに処理することが困難であった。

【0004】そこで、本発明は、実用的サイズのハードウェアロジック回路でラベリング処理を実現したラベリング装置を提供することを目的とする。

【0005】また、本発明は、リアルタイムにラベリング処理を行うことのできる画像のラベリング方法を提供することを目的とする。

【0006】具体的には、高速(1フレーム相当時間)にラベリングを行う装置、および、比較的出現頻度が少ないとと思われる着目画素と、その左上の画素および右上の画素の連結処理を簡略化することにより、ハードウェア規模を小さくした装置、および、実用上、使用しやすい本ラベルの飛びを無くした装置を提供することを目指す。

【0007】

【課題を解決するための手段】前記目的達成のために、本発明は、入力2値画像中の所定の値を有する画素に、前記所定の値の画素のかたまり毎にラベルを与えるラベリング方法であって、順次入力画像の各ラインをラインの並び順に、順次着目し、着目するライン中の前記所定の値の画素に仮ラベルを与え、与えた仮ラベルに結合ラベルを与える第1のステップと、各仮ラベルに与えられた結合ラベルに従い、直接的もしくは間接的に連結関係を有する複数の仮ラベルに対して、一つの本ラベルを割り当てる第2のステップと、各画素に与えられている仮

5

ラベルを、当該仮ラベルに割り当てられた本ラベルに更新する第3のステップとを有し、各仮ラベルに結合ラベルが与えられている場合には、結合ラベルを当該仮ラベルの参照ラベルとし、仮ラベルに結合ラベルが与えられていない場合には、当該仮ラベルを当該仮ラベルの参照ラベルと呼ぶこととした場合に、前記第1のステップは、着目するラインの、前記所定の値の画素の連続であるブロックに順次着目し、着目するブロックと、着目するラインの前に着目したライン中のブロックとの連結関係を調べる第4のステップと、連結するブロックが存在しない場合には特定の値の仮ラベルを着目するブロックに与える第5のステップと、連結するブロックが一つ存在する場合には当該連結するブロックに付されている仮ラベルの参照ラベルを、仮ラベルとして着目するブロックに与える第6のステップと、連結するブロックが複数存在する場合には連結するブロックのうちの一つのブロックを選択し、選択したブロックに与えられている仮ラベルの参照ラベルを着目するブロックに仮ラベルとして与えると共に選択しなかったブロックに与えられている仮ラベルに、選択したブロックに与えられている仮ラベルの参照ラベルを、結合ラベルとして与える第7のステップと、着目する画素の属するブロックに与えられた仮ラベルが前記特定の値でない場合には、着目する画素に、当該ブロックに与えられた仮ラベルを与え、着目する画素の属するブロックに与えられた仮ラベルが前記特定の値である場合には、着目する画素に、前記特定の値の仮ラベルのブロック毎に定める新たな値の仮ラベルを与える第8のステップとを含むことを特徴とする画像のラベリング方法を提供する。

【0008】

【作用】本発明に係るラベリング方法によれば、順次入力する2値画像の各ラインをラインの並び順に、順次着目し、着目したライン中の前記所定の値の画素に仮ラベルを与え、与えた仮ラベルに結合ラベルを与え、各仮ラベルに与えられた結合ラベルに従い、直接的もしくは間接的に連結関係を有する複数の仮ラベルに対して、一つの本ラベルを割り当て、各画素に与えられている仮ラベルを、当該仮ラベルに割り当てられた本ラベルに更新する。

【0009】ここで、仮ラベルと、結合ラベルは、次のようにして、各画素と仮ラベルに与えられる。

【0010】すなわち、着目するラインの、前記所定の値の画素の連続であるブロックに順次着目し、着目するブロックと、着目したラインの前に着目したライン中のブロックとの連結関係を調べ、連結するブロックが存在しない場合には特定の値の仮ラベルを着目するブロックに与え、連結するブロックが一つ存在する場合には当該連結するブロックに付されている仮ラベルの参照ラベルを、仮ラベルとして着目するブロックに与え、連結するブロックが複数存在する場合には連結するブロックのう

6

ちの一つのブロックを選択し、選択したブロックに与えられている仮ラベルの参照ラベルを着目するブロックに仮ラベルとして与えると共に選択しなかったブロックに与えられている仮ラベルに、選択したブロックに与えられている仮ラベルの参照ラベルを、結合ラベルとして与える。

10 【0011】そして、着目する画素の属するブロックに与えられた仮ラベルが前記特定の値でない場合には、着目する画素に、当該ブロックに与えられた仮ラベルを与え、着目する画素の属するブロックに与えられた仮ラベルが前記特定の値である場合には、着目する画素に、前記特定の値の仮ラベルのブロック毎に定める新たな値の仮ラベルを与える。

【0012】このように、本発明に係るラベリング方法によれば、入力画像を構成する各ラインのブロックに順次着目し、着目した各画素について、当該着目したブロックに隣接するブロックのうち、過去に着目したブロックとの連結関係のみを調べ仮ラベルを与える。このようになると、将来着目するはずのブロックを介して連結する、将来着目するはずのブロックには、異なる仮ラベルが与えられるが、これは、将来着目するはずのブロックに実際に着目したときに、このブロックに連結する過去に着目したブロックに付されている仮ラベルを変更するか、過去に着目したブロックに付されている仮ラベル間の連結を表す結合ラベルを別途記憶するようにし、全ての画素に仮ラベルを与え終わったのちに、この結合ラベルに基づいて、各仮ラベルを本ラベルに更新することにより解決される。

30 【0013】なお、ブロック間の連結は、着目したラインの各画素に、画素の並び順に順次着目し、着目した各画素について、着目する画素と着目するラインの前に着目したライン中のブロックとの連結関係と、着目する画素と当該着目する画素と同ライン中の着目する画素の前に着目した画素との連結関係と、着目する画素と同ライン中の着目する画素の前に着目した画素と着目するラインの前に着目したライン中のブロックとの連結関係に応じて、着目する画素の属するブロックと、着目するラインの前に着目したライン中のブロックとの連結関係を順次判定することにより求めることができる。

【0014】

【実施例】以下、本発明に係るラベリング装置の一実施例を説明する。

【0015】まず、本実施例に係るラベリング装置が行うラベリング処理について説明する。

【0016】さて、ラベリング処理とは、カメラにより取り込んだ入力2値画像中の、ラベリングの対象となる画素の値として定めた値を有する画素（領域画素と呼ぶ）のかたまり（領域と呼ぶ）毎にラベル（番号）をつけていく処理であり、一般に領域を抽出するために有効な処理である。

【0017】まず、領域のラベル付けを行う場合に用いる連結条件について説明する。連結条件とは、画素と画素が連結、すなわち、同じ領域中にあるかを判定するための条件であり、4-連結を用いた連結条件や、8-連結を用いた連結条件等が広く知られている。本第実施例では、連結条件として8-連結を用いた連結条件を用いる。図1には8-連結の状況を示しておく。この図は、8-連結によれば、図1の中心の画素と、これを囲む8の画素が隣接しているとみなされることを示している。8-連結を用いた連結条件によれば、2点PとQとの間に、8-連結によって隣接している画素列による経路が存在するときに2点PとQは連結しており、同じ領域内に存在すると判断する。

【0018】本実施例では、カメラにより取り込んだ画像を2値化した2値画像に、画像中の(1)の画素を領域画素とし、(0)の画素を背景画素(領域外のラベリングの対象とならない画素)として、8-連結を用いた連結条件によるラベリング処理を行う場合を例にとり、本発明を説明する。

【0019】さて、本実施例では、このようなラベリング処理を、次の3つの処理を逐次、実行することにより実現する。

【0020】(1) 仮ラベリング処理

- (2) テーブル操作処理
- (3) 本ラベリング処理

以下、この場合の(1)仮ラベリング処理、(2)テーブル操作処理、(3)本ラベリング処理の内容について説明する。

【0021】(1) 仮ラベリング処理

仮ラベリング処理では、入力画像をラスター順に各ライン毎に2回ずつ走査し処理する。1回目の走査時の処理では、ライン内の画素のかたまり(ブロック)毎にブロックナンバーを付けながら、各ブロックが前ラインの、どのブロックと連結しているかを調べ、各ブロックに仮ラベルを付与する。また、前ラインのブロックとの連結が見られる場合には、両ブロックに与えた仮のラベル間の連結を記憶する。そして、2回目の走査時の処理では、画素の属するブロックに与えた仮ラベルを各画素に付与する。なお、n番目のラインの1回目の走査時の処理と、n-1番目のラインの2回目の走査時の処理は並行して行われる。すなわち、仮ラベリング処理は、バイブルイン処理により実行される。

【0022】本実施例では、このような仮ラベリング処理のために、ブロックナンバを生成するブロックカウンタと、ブロックに対応付けてブロックに付与した仮ラベルを登録するテーブルとしてブロックテーブル(以下、「BT」で表す)を設け、ブロックに与えた仮ラベルに対応付けて、当該ブロックと連結しているブロックに与えた仮ラベルを記憶するラベル結合テーブル(以下、「LT」で表す)と、入力画素と当該画素が属するブロ

10

20

30

40

50

ックに付したブロックナンバの対応を記憶するブロックナンバッファ(以下、「BNB」で表す)と、仮ラベルの値を生成する仮ラベルカウンタを設ける。なお、BTは、ライン毎に初期化された後1回目の走査時の処理で作成され2回目の走査時の処理で参照される。

【0023】以下、2値画像の画素xの値をF(x)、ブロックナンバ_xのブロックに対応付けられてBTに登録されている仮ラベルをBT(x)、仮ラベル_xに対応付けられてLTに記憶されている仮ラベルをLT(x)、2値画像の画素_xに与えられた仮ラベルをG(x)、2値画像の画素_xの属するブロックに与えられたブロックナンバをBNB(x)、仮ラベルカウンタのカウント値をKL、ブロックカウンタのカウント値をBCと表すこととして、仮ラベリング処理の詳細を説明する。

【0024】<初期化処理>仮ラベリング処理では、まず、LTに各仮ラベル値に対応付けて結合ラベルの初期値0を登録し、仮ラベルカウンタの初期値を1をセットする。

【0025】そして、各ライン毎に以下の処理を繰り返す。ただし、図2に示すように着目する画素をP、画素Pの左(1つ前)の画素をP0、上(1ライン上)の画素をQB、画素QBの右(1つ後)の画素をQA、QBの左(1つ前)の画素をQCと表すこととする。

【0026】<1回目の走査時の処理>

(処理0)

- ・最初にブロックカウンタを0にクリアする。

【0027】(処理1)

- ・F(P)=0の場合は処理2に、F(P)=1, F(P0)=0の場合は処理3に、F(P)=1, F(P0)=1の場合は処理4に進む。

【0028】(処理2)

- ・F(P0)=1ならばBCをインクリメントする。

【0029】この処理は、次に現れる値1の連続した画素よりなる属するブロックに、P0の属するブロックに与えたブロックナンバより1大きいブロックナンバを与えることに相当する。

【0030】(処理3)

- ・F(P)=1, F(P0)=0の場合は以下の処理を行う。

【0031】G(QA), G(QB), G(QC)の状態を調べ、その状況により図3に従い定まる処理A~Eのうちのいづれかの処理を行う。

【0032】処理A BT(BC)=0とする。

【0033】処理B LT{G(QA)}=0ならばBT(BC)=G(QA)

LT{G(QA)}≠0ならばBT(BC)=LT{G(QA)}

とする。

【0034】処理C LT{G(QB)}=0ならばBT

9

$(B C) = G (QB)$
 $L T \{G (QB)\} \neq 0$ ならば $B T (B C) = L T \{G (QB)\}$
 とする。

【0035】処理D $L T \{G (QC)\} = 0$ ならば $B T (B C) = G (QC)$
 $L T \{G (QC)\} \neq 0$ ならば $B T (B C) = L T \{G (QC)\}$
 とする。

【0036】
 処理E $L T \{G (QA)\} = 0$ ならば $X = G (QA)$
 $L T \{G (QA)\} \neq 0$ ならば $X = L T \{G (QA)\}$
 $L T \{G (QC)\} = 0$ ならば $Y = G (QC)$
 $L T \{G (QC)\} \neq 0$ ならば $Y = L T \{G (QC)\}$
 としてXとYを比較する。

【0037】
 $X < Y$ ならば $B T (B C) = X, L T (Y) = X$
 $X \geq Y$ ならば $B T (B C) = Y, L T (X) = Y$
 とする。

【0038】すなわち、以上の処理では、左の画素とも前のラインのブロックとも連結していない画素の属するブロックに対しては、仮ラベルとして、まず0を与えておく。なお、このブロックに属する全ての画素については、1回目の走査時の処理が終了した時点でも、仮ラベル値が0のままであれば、2回目の走査時の処理にて新たな仮ラベルが与えられることになる。

【0039】また、左の画素と連結してなく前のラインの1つのブロックとのみ連結している画素の属するブロックに、連結している前のラインのブロックに既に与えられている仮ラベルに付与されている結合ラベル（結合ラベルが与えられて無ければ、すなわち値0であれば仮ラベル）を仮ラベルとして与える。また、左の画素と連結してなく前のラインの2つのブロックと連結している画素の属するブロックに、連結している前のラインのブロックに既に与えられている2つの仮ラベルに、それぞれ付与されている結合ラベル（結合ラベルが与えられて無ければ、すなわち値0であれば仮ラベル）のうちの小さい方を仮ラベルとして与え、与えた最小の仮ラベルを結合ラベルとして、大きい方の仮ラベルに対して与える。

【0040】（処理4）

・ $F (P) = 1, F (P_0) = 1$ の場合は以下の処理を行う。

【0041】 $G (QA) = 0$ ならばなにもしない。

【0042】 $G (QA) \neq 0$ のとき

$X = B T (B C)$

$L T \{G (QA)\} = 0$ ならば $Y = G (QA)$

$L T \{G (QA)\} \neq 0$ ならば $Y = L T \{G (QA)\}$

としてX, Yの状況を調べ、

$X = 0$ ならば $B T (B C) = Y$

10

$X \neq 0, X > Y$ ならば $B T (B C) = Y, L T (X) = Y$
 $X \neq 0, X \leq Y$ ならば $L T (Y) = X$
 の処理を行う。

【0043】すなわち、以上の処理では、着目する画素の左の画素が着目する画素を介してのみ前のラインのブロックと連結している場合に、先に左の画素の属するブロック（着目する画素の属するブロックである）に与えた仮ラベル値0を、着目する画素を介してのみ連結する前のラインのブロックに既に与えられている仮ラベルに付与されている結合ラベル（結合ラベルが与えられて無ければ、すなわち値0であれば仮ラベル）に変更する。

【0044】また、前のラインのブロックと着目する画素を介さずとも連結している左の画素が、着目する画素を介してのみ右上の画素の属するブロックと連結している場合に、左の画素の属するブロックに既に与えた仮ラベルと、右上の画素の属するブロックに既に与えられている仮ラベルに付与された結合ラベル（結合ラベルが与えられて無ければ、すなわち値0であれば仮ラベル）のうちの小さい方を、着目する画素と左の画素の属するブロックの仮ラベルとし、小さい方の仮ラベルを結合ラベルとして、大きい方の仮ラベルに対して与える。

【0045】<2回目の走査時の処理>

・ $F (P) = 0$ ならば $G (P) = 0$ とする。

【0046】・ $F (P) \neq 0$ の場合次の処理を行う。

【0047】 $A = B N B (P)$

$B = B T (A)$

$B \neq 0$ のとき、 $G (P) = B$

この処理は、前のラインのブロックと連結しているブロックの画素に、当該ブロックに与えた仮ラベルを付与することに相当する。

【0048】

$B = 0$ のとき、 $G (P) = K L, K L = K L + 1$

この処理は、前のラインのブロックと連結していないブロックの画素に新たな仮ラベルを与えることに相当する。

【0049】以上の処理で、仮ラベル画像G (x) とLTが得されることになる。本実施例に係る仮ラベリング処理の詳細を示した。

【0050】このような仮ラベリング処理を、具体的な入力画像を例に取り示すと次のようになる。すなわち、たとえば、図4aに示した、入力画像の図4bに示すa～h、k～nの画素を着目点とした処理を終了した時点のBTとLTの内容は、図5～図7に示すようになる。

【0051】また、全ての処理が終了すると、各画素に仮ラベルが与えられた図8に示す仮ラベル画像G (x) と、図9に示すLTが得られる。

【0052】(2) テーブル操作処理

50 以下、テーブル操作処理の内容について説明する。

11

【0053】テーブル操作処理では、LTの情報を基に、複数の仮ラベルを一つの本ラベルに変換する。また、このとき本ラベルの飛びができないようにする操作も行う。

【0054】すなわちこの処理では、まず、仮ラベル値が大きい方からLTの結合ラベルを読みだし、結合ラベルが存在する場合（結合ラベル値が0でない場合）は、そのラベルの結合情報を見て最終的には独立（結合ラベル値が0の場合）のものにたどりつき、そのラベルを自分の本ラベルとする。結合ラベル値が最初から0の場合は、そのラベルを自分の本ラベルとする。具体的には、仮ラベル値が大きい方からLTのエントリを順次着目し次の処理を行う。

【0055】a. 着目するエントリの仮ラベル値が0の場合には、この仮ラベル値を着目するエントリに本ラベル値として登録し、次のエントリの処理に進む。他の場合はbの処理を行う。

【0056】b. 着目するエントリの仮ラベル値が0でない場合には、結合ラベル値と同じ値の仮ラベル値のエントリを参照エントリとし、cの処理を行う。

【0057】c. 参照エントリの仮ラベル値の結合ラベル値が0の場合には、この参照エントリの仮ラベル値を着目するエントリに本ラベル値として登録し、次のエントリの処理に進む。他の場合はdの処理を行う。

【0058】d. 参照エントリの仮ラベル値と結合ラベル値が異なる場合には、参照エントリの結合ラベル値と同じ値の仮ラベル値のエントリを参照エントリとし、cの処理に戻る。

【0059】以上の処理で、図10aに示す入力画像に対して得られる、図10bに示す仮ラベル画像に対応する、図11aに示すLTの内容は図11bのように変更される。なお、図10aに示した入力画像は、以下の説明を明瞭にするために、図4aに示した入力画像の1画素（図10a中のP）の値を1から0に変更したものである。

【0060】次に、ラベルをつめる処理を行う。この処理は、ソート用テーブル（以下、「ST」で表す）と新ラベルカウンタ（以下、「NL」で表す）を用意し、LT仮ラベルの値の小さいエントリから本ラベルを読みだしながら以下の処理を行って実現できる。

【0061】すなわち、LTの仮ラベルxのエントリに登録されている本ラベルをLT(x)、STのエントリxに登録されている値をST(x)と表すこととして、以下の処理を、LTの仮ラベルの値の小さいエントリから順に次の処理を各エントリに対して行う。

【0062】・ LT(x)=xならばNLをインクリメントし、その値をLT(x)に格納し、ST{LT(x)}にNLを格納する。

【0063】・ LT(x)≠xならばR=ST{LT(x)}として、LT(x)にRを格納する。なお、N

12

しは、初期値として、0を与えておく。

【0064】このような処理により、図11bに示したLTの内容が、図11cに示すように変更される。また、このときのSTの内容は図12に示すようになる。

【0065】(3) 本ラベリング処理

この処理は、仮ラベル画像G(x)とLTから本ラベル画像H(x)を作成する処理を行う。

【0066】この処理は、仮ラベル画像の各画素に順次着目し、着目画素をPとして以下の処理を順次行うことにより実現される。

【0067】・ A=F(P)

・ B=LT(A)

・ G(P)=B

この処理の結果、図11bに示した仮ラベル画像と、図11cに示したLTより、図13に示す本ラベル画像を得ることができる。

【0068】以下、このような処理を行う本実施例に係るラベリング装置の構成と動作について説明する。

【0069】本ラベリング処理装置は、以下に示す7つのステージを順次実行することによりラベリング処理を行う。

【0070】S0：初期化処理

S1：ブロックナンバ付け（前記仮ラベリング処理の第1回目の走査時の処理に相当する）

S2：仮ラベル付け前記（仮ラベリング処理の第2回目の走査時の処理に相当する）

S3：結合テーブル（LT）の結合情報統合処理（前記テーブル走査処理の本ラベルへの変換処理に相当する）

S4：結合テーブル（LT）のラベル飛びを無くす処理（前記テーブル走査処理の本ラベルをつめる処理に相当する）

S5：本ラベル付け（前記本ラベリング処理に相当する）

S6：データ出力（前記本ラベル画像を出力する処理である）

さて、本実施例に係るラベリング装置は、このような処理を、10MHzの基本クロックに同期して行う。NTSCの、30Hzのレートで入力する、512*484の画素より成る2値画像フレームを処理するとする。

40 本ラベリング処理装置は、図14に示すように、1画像フレームを2フレーム期間（1/15sec）で処理することができる。すなわち、S0をLTの大きさ相当の期間（例えば51.2μsec）で、S1を約3/4フレーム期間で、S2をS1とほぼ同時に実行することができ、また、S3を約1/2フレーム期間で、S4をLTの大きさ相当の期間（例えば51.2μsec）で、S5を約3/4フレーム期間で、S6を約3/4フレーム期間で行うことができる。

【0071】なお、10MHz以外の基本クロックに同期して処理を行うことも可能で、たとえば、20MHz

の基本クロックに同期して処理を行うと、S0～S6は10MHzの基本クロックを用いる場合の半分、すなわち1フレーム相当時間内で処理を行うことができる。

【0072】また、以下に示すように、本実施例に係るラベリング装置は、図14に示したように、各画像フレームについてバイオペーリング処理を行うことができるよう構成されているので、リアルタイムに画像のラベリング処理を実行することができる。

【0073】以下、本実施例に係るラベリング装置の構成と、前記S0～S6迄の各ステージにおける動作の詳細を説明する。

【0074】図15、16に本実施例に係るラベリング装置の構成を示す。

【0075】図示するように、本実施例に係るラベリング装置は、入力制御1401、ブロックカウンタBC1402、ブロックナンバナッファBNB1403、遅延回路Z1(1404～1406)、BTアドレスセレクタ1407、2つのブロックテーブルBTA1408、BTB1409、BTAデータセレクタ1412、BTBデータセレクタ1413、仮ラベルカウンタKL1414、KRAMデータセレクタ1415、仮ラベル画像を記憶するKRAM1419、仮ラベルアドレスカウンタKA1421、カウンタHC1422、カウンタCNT1(1511)、カウンタCNT2(1512)、2つの仮ラベル結合テーブルLTB1516、LT1515、LTBアドレスセレクタ1515、LTアドレスセレクタ1514、比較器1517、1519、1520、1523、1532、LTBデータセレクタ1521、LTデータセレクタ1522、ソート用テーブルST1523、STデータセレクタ1534、値0発生手段NL1526、フリップフロップD-FF1531、D-FFデータセレクタ1530、本ラベル画像を格納するLRAM1528、LRAMデータセレクタ1527を有している。

【0076】次に、入力制御1401の内部構成を図17に示す。

【0077】図示するように、入力制御は、入力・全体制御部1601と、ブロックナンバ付け制御部1602を有している。

【0078】入力・全体制御部1601は、2値画像データの値(0または、1)のどちらの値の画素をラベリングの対象とするかを指定する“入力0-1切替”と、連結条件(4-連結を用いた連結条件、8-連結を用いた連結条件)のどちらを使用したラベリングを行うのかを指定する“4-8連結切替”と、クロックに同期してラスター順に取り込む画素データINを受け取る。そして、画素データ“IN”を“入力0-1切替”が値0の画素をラベリングすることを指定している場合には、画素データの値を反転し、画素データ“P”として出力する。また、これと同時に前回出力したの画素データ

“P”を1クロック遅延した遅延画素データPOを出力する。また、画素データ“P”的画像フレーム上の位置に応じて、現在実行すべきステージを、それぞれ指定する信号S0、S1、S2、S3、S4、S5、S6と、BTアドレスセレクタ1407を制御するBTアドレスセレクト信号を出力する。なお、信号S0はステージS0を実行すべきことを、S1はステージS1を実行すべきことを、S2はステージS2を実行すべきことを、S3はステージS3を実行すべきことを、S4はステージS4を実行すべきことを、S5はステージS5を実行すべきことを、S6はステージS6を実行すべきことを表す信号であり、図14に示すタイミングに従い複数同時に出力される。なお、ここでは、連結条件は8-連結を用いた連結条件を指定しているものとして説明する。

【0079】ブロックナンバ付け制御部1602は、入力・全体制御部1601よりの信号S0～S6、画素データP、遅延画素データPOと、他の各部よりの信号を入力する。他の各部よりの各信号については後述する。そして、これらの入力信号の値に応じて、BTAデータセレクタ1412を制御するBTAデータセレクト信号、BTBデータセレクタ1413を制御するBTBデータセレクト信号、LTアドレスセレクタ1514を制御するLTアドレスセレクト信号、LTBアドレスセレクタ1513を制御するLTBアドレスセレクト信号、LTデータセレクタ1522を制御するLTデータセレクト信号、LTBデータセレクタ1521を制御するLTBデータセレクト信号を出力する。

【0080】また、入力・全体制御部1601とブロックナンバ付け制御部1602は、BTA1408、BTAB1409、KRAM1419、LTB1516、LT1518、ST1523、LRAM1528の書き込みや読み出しの制御や、各カウンタの制御等も行う。

【0081】以下、各ステージ毎に、本実施例に係るラベリング装置の動作の詳細を説明する。

【0082】まず、ステージS0の動作について説明する。

【0083】S0では、仮ラベル結合テーブル(LT1518、LTB0516)のクリアを行う。

【0084】この処理では、信号S0によって、LTBデータセレクタ1521とLTデータセレクタ1522に、データ0を選択させ、LTBアドレスセレクタ1515とLTアドレスセレクタ1514に、カウンタHC1422よりの出力HCを選択させる。カウンタHCは0より順次1づつインクリメントするカウンタであり、ステージS0では、信号S0によって、LTB1516と、LT1518の最大アドレスまでカウントさせる。この結果、LTB1516と、LT1518の内容は全て0に設定される。

【0085】なお、LTB1516と、LT1518は、同じ容量のRAMで構成している。

15

【0086】次に、ステージS 1の動作について説明する。

【0087】S 1では、各ラインをスキャンし、ラベル付けされる画素のブロック毎にブロックナンバを付け、そのブロックナンバに対応した仮ラベルを1ライン毎に切り替えるブロックテーブル(BTA1412、BTB1413)に格納し、かつ、ブロックナンバを1ライン分遅延するブロックナンババッファBNB1403に格納しつつ、仮ラベル結合テーブルをLT1518、LTB1516上に作成する。

【0088】まず、この処理では、入力制御1401の入力・全体制御部1601(図17参照)が、現在処理中のラインが偶数ラインか、奇数ラインかを判定する。そして、奇数ラインであれば、BTアドレスセレクト信号によって、BTアドレスセレクタ1407にブロックカウンタBC1402よりの出力をBTA1408に出力させ、BNB1403よりの値をBNB1409に出力させる。また、偶数ラインであれば、BTアドレスセレクト信号によって、BTアドレスセレクタ1407にブロックカウンタBC1402よりの出力をBTB1409に出力させ、BNB1403よりの値をBNA1408に出力させる。ここで、BTB1409とBNA1408のうち、BC1402よりの出力を受けた方をBT1と呼び、BNB1403よりの出力を受けた方をBT2と呼ぶこととすると、BTアドレスセレクト信号により、BT1はステージS 1の対象に制御され、BT2はステージS 2の対象に制御されると共に、BT2にデータを出力する方のデータセレクタ1412もしくは1413の出力は抑止される。一方、後述するステージS 2の処理により生成された前ラインの仮ラベルKDを、遅延回路1416で1ライン分遅延させたデータG(QA)、G(QA)をさらに遅延回路で遅延させたデータG(QB)、G(QB)をさらに遅延回路で遅延させたデータG(QC)がブロックナンバ付制御部1602に送られる。また、BT1のBC1402の出力アドレスより仮ラベルBTADもしくはBTBDがブロックナンバ付制御部1602に送られる。

【0089】さて、ブロックナンバ付制御部1602は、まず、データP、P0を判定し、P=P0=0の場合には次の画素データの処理に移る。また、P=0かつP0=1の場合には、ブロックカウンタBC1402の値を1インクリメントする。なお、これらの処理は、前述した(処理1)に相当する。

【0090】一方、P=1かつP0=0の場合には、ブロックナンバ付制御部1602は、遅延回路1416、1417、1418から送られたG(QA)、G(QB)、G(QC)の値を判定し、G(QA)=G(QB)=G(QC)=0の場合には、BTAデータセレクタ1412もしくはBTBデータセレクタ1413を制御し、BT1のBC1402が出力するアドレスにデー

16

タ0を書き込む。この処理は前述した処理Aに相当する。

【0091】G(QA)=G(QB)=G(QC)=0でない場合には、図18に示すように、G(QA)、G(QB)、G(QC)の値に応じて、LTアドレスセレクタ1514とLTBアドレスセレクタ1516を制御し、仮ラベル1801をアドレスとしてLT1518、LTB1516結合ラベルデータLTD、LTBDを読みだし、その値1802、1802に応じて、BT1に書き込むデータ1804を決定し、BTAデータセレクタ1412もしくはBTBデータセレクタ1413を制御し、BT1のBC1402が出力するアドレスに決定したデータを書き込ませる。この処理は、前述した(処理B)から(処理E)のBT(BC)の値の決定に相当する。ただし、G(QA)=1、G(QB)=0、G(QC)=1の場合には、前述した(処理E)のアルゴリズムに従い、LT1518、LTB1516のアドレスと、そのアドレスに書き込むデータと、BT1のBC1402が出力するアドレスに書き込むデータを決定し、LT1518とLTB1516とBT1への書き込みを行う。

【0092】最後に、P=1かつP0=1の場合には、ブロックナンバ付制御部1602は、遅延回路1416、1417、1418から送られたG(QA)の値を判定し、G(QA)=0の場合は次の画素データの処理に移る。そして、G(QA)=0でない場合には、また、LTアドレスセレクタ1514を制御し、アドレスG(QA)より結合ラベルLTDを読み出す。そして、前述した(処理4)のアルゴリズムに従い、BT1より読み出している仮ラベルBTADもしくはBTBDとLTDとLTBDを用いて、LT1518、LTB1516のアドレスと、そのアドレス書き込むデータと、該当する場合にはさらにBT1のBC1402が出力するアドレスに書き込むデータを決定し、LT1518とLTB1516とBT1への書き込みを行う。

【0093】なお、以上の処理でLT1518、LTB1516に与えたアドレスやデータは、それ以前に判定のために既に読みだしているデータである。

【0094】ところで、以上の処理において、ブロックナンバ付制御部1602は、LT D、LT DBが0であるか否かの判定を、比較器1517、1520の出力するLT BD Z、LT D Zを用いて判定する。比較器1517、1520は、LT D、LT DBと値0が等しいかを比較し、その結果を出力する。

【0095】さて、BNB1403は、ブロックナンバを発生するBC1412の出力を1ライン遅延させる。したがい、BT2よりは前のラインの仮ラベルが順次読み出され、遅延回路1404、1405、1406で1クロックづつ遅延され、ブロックナンバ付制御部1602にQAF、QBF、QCFとして送られる。ここで、

QAFが0の場合、図2に示す画素QAはラベリング対象の値の画素ではない。よって、G(QA)の値も0である。QBF、QCFについても同様である。そこで、以上説明したS1の処理中で行う前記G(QA)、G(QB)、G(QC)が0であるか否かの判定は、QA、QBF、QCFを用いて行うようにしてもよい。

【0096】以上で、一つの画素データについてのステージS1の処理が終了する。

【0097】次にステージS2の動作について説明する。

【0098】ステージS2では、仮ラベル付け、すなわち、ステージS1の処理を終了したラインの各画素に、仮ラベルを付けKRAM1415に格納する。

【0099】図19に示すように、ラインL2についてのステージS2は、ラインL1についてのステージS1に、3クロック先行する形で、ほぼ並行して行われる。一つのステージに着目すれば、このラインL1についてのステージの処理終了後、3クロック待って、次のラインL2のステージが開始される。一方、一つのラインL1に着目すれば、L1についてのS1の処理終了後、引き続きステージS2の処理が実行される。ここで、3クロック待つのは、ステージS2で読みだされるラインN+1の3画素QA、AB、QC(図2参照)を、ラインNの画素データPのステージS1の処理で利用できるようにするためである。

【0100】さて、ステージ2において、ブロック付制御部1602は、KKRAMアドレスセレクタ1420を制御し、カウンタKA1421の出力を選択させる。カウンタKA1421は、順次1画像フレーム内の画素数分のアドレスを生成する。

【0101】さて、ブロック付制御部1602は、ステージS2では、遅延回路1404から送られるQAFに対応する画素を処理対象とする。

【0102】BNBナンバ付制御部1602は、QAFの値より処理対象の画素データがラベリング対象の値か否かを判定し、処理対象の画素データがラベリング対象の値でなければKRAMデータセレクタ1415を制御し値0をKRAM1415の、KA1421の出力アドレスに書き込む。一方、処理対象の画素データがラベリング対象の値(1)であれば、BT2のQAFに対応するアドレスから読みだされたBTADもしくはBTBDが0か否かを判定し、0であればKRAMデータセレクタ1415を制御して仮ラベルカウンタKL1414の値をKRAM1415のKA1421の出力アドレスに書き込むと共に仮ラベルカウンタKL1415を1インクリメントし、BTADもしくはBTBDが0でなければKRAMデータセレクタ1415を制御してBT2から読みだされたBTADもしくはBTBDをKRAM1415のKA1421の出力アドレスに書き込む。

【0103】以上で、一つの画素データについてのS2 50

の処理が終了するので、次の画素データについての処理を開始する。なお、この処理は、前記<2回目の走査時の処理>に相当する。

【0104】次に、ステージS3の動作について説明する。

【0105】ステージS3では、LT1518内の結合ラベルを本ラベルに置き換える。

【0106】ステージS3では、信号S3に従い、LTアドレスセレクタ1514は、カウンタ1512の出力するMAを選択し、LTデータセレクタ1522は、D-F1531よりの出力を選択する。

【0107】次に、CNT1(1511)をLT1518の最大アドレスと同じ値に設定し、CNT1(1511)の値をCNT2(1512)にロードする。また、CNT2(1512)にロードした値を、D-Fデータセレクタ1530を介してD-FFに格納する。D-FFデータセレクタ1530は、この後LT1518よりのデータを選択するように切り替える。今、CNT2(1512)にロードした値を、いま着目する仮ラベルとする。そして、LT1516のCNT2(1512)にロードした値のアドレスより、D-FF1531に結合ラベル値を読みだす。これが着目する仮ラベル値に対応する結合ラベル値に相当する。次に、CNT2(1512)を一つずつデクリメントする。そして、CNT2(1512)の値とD-FF1531の値を比較器1532で比較し、これが等しければ、CNT2(1512)の値をアドレスとして読みだしたデータをD-FF1532に書き込む。この操作は、着目した仮ラベルの結合ラベルと、着目した仮ラベルの結合ラベルと、より小さな仮ラベルを比較し、一致した結合ラベルを保存する操作に相当する。

【0108】以下、CNT2(1512)の値が1になるまで、同じ処理を繰り返せば、D-FF1531に着目した仮ラベルの本ラベルが格納されていることになるので、CNT2(1512)の値が1になったらカウンタ1の値を再度CNT2(1512)にロードし、D-FF1532の値を、CNT2(1512)の値をアドレスとしてLT1518に書き込む。これにより、着目した仮ラベルのエントリに本ラベルが格納されることになる。

【0109】以上の処理が済んだら、以下、CNT1(1511)が0になるまで、CNT1(1511)を1ずつデクリメントし、以上の処理を繰り返す。これにより、値の大きな仮ラベルより順次、着目する仮ラベル値の本ラベルを決定し、LT1518に記憶することができる。

【0110】次に、ステージS4の動作を説明する。

【0111】ステージS4では、ステージS3でLT1518に記憶した本ラベルの飛びを無くす。すなわち、前述したラベルをつめる処理を行う。

【0112】ステージS4では信号S4に従い、LTアドレスセレクタ1514は、カウンタHC1422の出力を選択し、NLを初期値0とし、LTデータセレクタ1522は、まず、NL1526よりの出力を選択する。なお、この場合、HC1422は、値1より順次LT1518の最大アドレスまでカウントする。

【0113】そして、HC1422の各カウントについて、LT1518のHC1422の出力するアドレスより、本ラベルLTDを読み出し、これとHC1422の出力値とを比較器1519で比較し、等しければ、カウンタNL1526を1インクリメントし、その値をST1523にLTDをアドレスとして書き込む。また、LTデータセレクタ1522を制御し、このカウンタNL1526の値をLT1518の、HC1422の出力するアドレスに書き込む。読みだした本ラベルLTDとHC1422の出力値が等しく無い場合には、ST1523からLTDをアドレスとしてデータを読み出し、これを、LT1518の、HC1422の出力するアドレスに書き込む。

【0114】次に、ステージS5について説明する。

【0115】KRAM1419に格納された仮ラベルを、LT1516を用いて、本ラベルに変換し、LRAM1528に格納する。

【0116】さて、ステージS5では、信号S5に従い、KRAMアドレスセレクタ1420は、カウンタHC1422よりの出力を選択する。また、LTアドレスセレクタ1514は、KRAM1419のHC1422の出力するアドレスより読みだされた仮ラベルデータKDを選択する。一方、LRAMデータセレクタは、LT1518のアドレスKDより読みだされたデータを選択し、LRAM1528の、仮ラベルデータKDをアドレスしてLT1518より読みだされた本ラベルを、HC1422の出力するアドレスに書き込む。なお、この場合HC1422は、1フレームの画素数相当分のアドレスを順次出力する。

【0117】これで、本ラベル画像が、LRAM1528に記憶されることになる。

【0118】次に、ステージS6の動作について説明する。

【0119】ステージS6では、LRAM1528に記憶された本ラベル画像を順次読みだす。

【0120】ステージS6では、信号S6に従い、LRAMデータセレクタ1527はOUT側を選択する。本ステージでは、HC1422の出力する値をアドレスとして、順次LRAM1528より本ラベルを読み出し、OUTとして出力する。

【0121】以上、本発明のラベリング装置の一実施例を説明した。

【0122】なお、本実施例では、8-連結を用いた連結条件をラベリングに用いた場合を例にとり説明した

が、4-連結を用いた連結条件を用いる場合でも同様に適用することができる。

【0123】すなわち、4-連結では、上下左右の画素を隣接画素とするので、この場合は、前述した仮ラベリング処理の<第1回目の走査時の処理>を次のように行うようにすればよい。

【0124】<1回目の走査時の処理>

(処理0)

・最初にブロックカウンタを0にクリアする。

10 【0125】(処理1)

・ $F(P) = 0$ の場合は処理2を、 $F(P) = 1, F(P0) = 0$ の場合は処理3を、 $F(P) = 1, F(P0) = 0$ の場合は処理4に進む。

【0126】(処理2)

・ $F(P0) = 1$ ならばBCをインクリメントする。

【0127】この処理は、次に現れる値1の連続した画素よりなる属するブロックに、P0の属するブロックに与えたブロックナンバより1大きいブロックナンバを与えることに相当する。

【0128】(処理3)

・ $F(P) = 1, F(P0) = 0$ の場合は以下の処理を行う。

【0129】 $G(QB) = 0$ ならば、 $BT(BC) = 0$ とする。

【0130】 $G(QB) \neq 0$ ならば、

$LT\{G(QB)\} = 0$ ならば $BT(BC) = G(QB)$

$LT\{G(QB)\} \neq 0$ ならば $BT(BC) = LT\{G(QB)\}$

(処理4)

・ $F(P) = 1, F(P0) = 1$ の場合は以下の処理を行う。

【0131】 $G(QB) = 0$ ならばなにもしない。

【0132】 $G(QB) \neq 0$ のとき

$X = BT(BC)$

$LT\{G(QB)\} = 0$ ならば $Y = G(QB)$

$LT\{G(QB)\} \neq 0$ ならば $Y = LT\{G(QB)\}$

としてX, Yの状況を調べ、

$X = 0$ ならば $BT(BC) = Y$

$X \neq 0, X > Y$ ならば $BT(BC) = Y, LT(X) = Y$

$X \neq 0, X \leq Y$ ならば $LT(Y) = X$

の処理を行う。

【0133】また、以上の処理では、512*484の画素より成る2値画像フレームを、処理の対象としたが、まず、処理の高速化のために、画素数を圧縮してから処理するようにしてもよい。たとえば、画素数を1/4に圧縮すれば、1フレーム期間にステージS0からステージS5までを行うことができる。

【0134】

【発明の効果】以上のように、本発明によれば、リアル

21

タイムに画像のラベリング処理を行うラベリング装置を提供することができる。

【図面の簡単な説明】

【図1】8隣接の状況を示した説明図である。

【図2】本発明の一実施例に係る仮ラベリング処理で用いる画素の位置関係を示した説明図である。

【図3】本発明の一実施例に係る仮ラベリング処理を行う処理と前ラインの仮ラベルの関係を示した説明図である。

【図4】入力2値画像の例を示した説明図である。

【図5】参考画素の仮ラベリング処理例を示した説明図である。

【図6】参考画素の仮ラベリング処理例を示した説明図である。

【図7】参考画素の仮ラベリング処理例を示した説明図である。

【図8】本発明の一実施例に係る仮ラベリング処理で得られる仮ラベル画像例を示す説明図である。

【図9】本発明の一実施例に係る仮ラベリング処理で得られる結合テーブル例を示した説明図である。

【図10】第2の入力2値画像例と第2の仮ラベル画像例を示す説明図である。

【図11】本発明の一実施例に係るテーブル操作処理による結合テーブルの変化を示す説明図である。

【図12】本発明の一実施例に係るテーブル操作処理で用いるソート用テーブルを示す説明図である。

10

20

【図13】本発明の一実施例に係る本ラベリング処理で得られる本ラベル画像例を示す説明図である。

【図14】本発明の一実施例に係るラベリング装置の動作タイミングを示す説明図である。

【図15】本発明の一実施例に係るラベリング装置の構成の半分を示すブロック図である。

【図16】本発明の一実施例に係るラベリング装置の構成の半分を示すブロック図である。

【図17】本発明の一実施例に係る入力制御の構成を示すブロック図である。

【図18】本発明の一実施例に係るラベリング装置が処理中において従う論理を示す説明図である。

【図19】本発明の一実施例に係るラベリング装置が行うステージS0とステージS1の動作タイミングを示す説明図である。

【符号の説明】

1401 入力制御

1402 ブロックカウンタBC

1403 ブロックナンバナッファBNB

1408 ブロックテーブルBTA

1409 ブロックテーブルBTB

1414 仮ラベルカウンタ

1419 KRAM

1516 仮ラベル結合テーブルLTB

1518 仮ラベル結合テーブルLT

1528 LRAM

【図1】

【図2】

【図3】

図1

図2

図3

1	1	1
1	1	1
1	1	1

QC	QB	QA
P0	P	

【図9】

G (QC)	G (QB)	G (QA)	処理コード
0	0	0	A
0	0	≠ 0	B
0	≠ 0	0	C
0	≠ 0	≠ 0	C
≠ 0	0	0	D
≠ 0	0	≠ 0	E
≠ 0	≠ 0	0	C
≠ 0	≠ 0	≠ 0	C

図9

【図12】

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	1	2	3	2

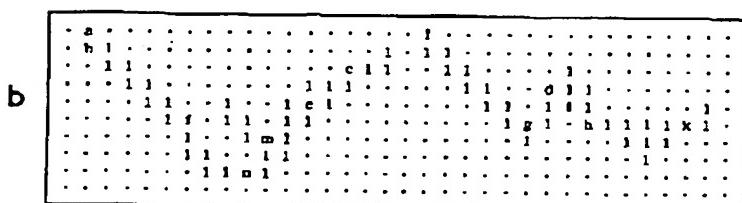
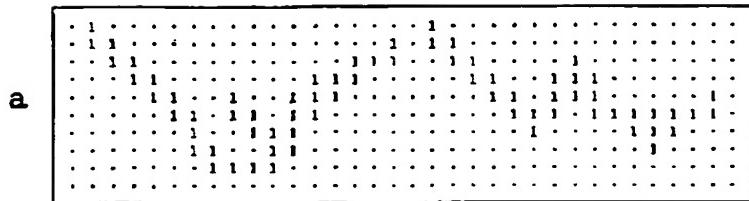
1	3	8
1	*	2

*は不定

ソート用テーブル

【図4】

図4



【図11】

図11

	仮ラベル値	1	2	3	4	5	6
a	結合ラベル値	0	1	0	3	2	3

ラベル結合テーブル（仮ラベリング終了時）

	仮ラベル値	1	2	3	4	5	6
b	結合ラベル値	1	1	3	2	1	3

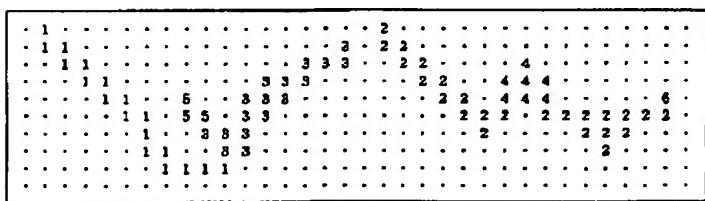
ラベル結合テーブル（ラベル統合後）

	仮ラベル値	1	2	3	4	5	6
c	結合ラベル値	1	1	2	2	1	2

ラベル結合テーブル（テーブル操作終了時）

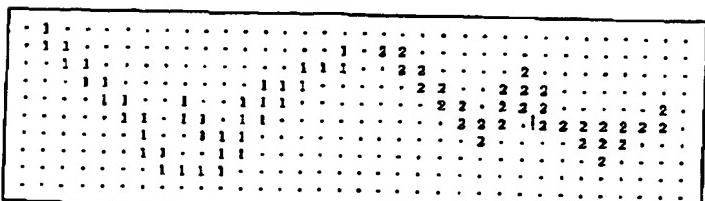
【図8】

図8



【図13】

図13



【図5】

図5

番目点 a : 1 scan 目では処理 1 のコード A の処理を行う。
 2 scan 目でラベル 1 がつけられる。
 番目点のブロックナンバーは 0 である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	0	*	*	*	*	*

ブロックテーブル (BT)
 * は不定である。

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	0	0	0

ラベル結合テーブル (LT)

番目点 b : 1 scan 目では処理 1 のコード C の処理を行う。
 2 scan 目でラベル 1 がつけられる。
 番目点のブロックナンバーは 0 である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	*	*	*	*	*

ブロックテーブル (BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	0	0	0

ラベル結合テーブル (LT)

番目点 c : 1 scan 目では処理 1 のコード A の処理を行う。
 2 scan 目でラベル 3 がつけられる。
 番目点のブロックナンバーは 1 である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	0	*	*	*	*

ブロックテーブル (BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	0	0	0

ラベル結合テーブル (LT)

番目点 d : 1 scan 目では処理 1 のコード B の処理を行う。
 2 scan 目でラベル 4 がつけられる。
 番目点のブロックナンバーは 3 である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	3	2	4	*	*

ブロックテーブル (BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	0	0	0

ラベル結合テーブル (LT)

【図6】

図6

番目点e : 1 scan目では処理1のコードCの処理を行う。
 2 scan目でラベル4がつけられる。
 番目点のブロックナンバーは2である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	0	3	*	*	*

ブロックテーブル(BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	0	0	0

ラベル結合テーブル(LT)

番目点f : 1 scan目では処理1のコードDの処理を行う。
 2 scan目でラベル1がつけられる。
 番目点のブロックナンバーは0である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	*	*	*	*	*

ブロックテーブル(BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	0	0	0

ラベル結合テーブル(LT)

番目点g : 1 scan目では処理2のC(QA) ≠ 0の処理を行う。
 2 scan目でラベル2がつけられる。
 番目点のブロックナンバーは3である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	5	3	2	*	*

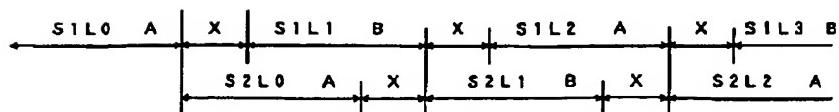
ブロックテーブル(BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	2	0	0

ラベル結合テーブル(LT)

【図19】

図19



X : 3クロック以上

【図7】

図7

番目点n : 1 scan目では処理2のG (QA) ≠ 0の処理を行う。
 2 scan目でラベル1がつけられる。
 番目点のブロックナンバーは0である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	*	*	*	*	*

ブロックテーブル (BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	1	2	3	2

ラベル結合テーブル (LT)

番目点h : 1 scan目では処理1のコードCの処理を行う。
 2 scan目でラベル2がつけられる。
 番目点のブロックナンバーは4である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	5	3	2	2	*

ブロックテーブル (BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	2	0	0

ラベル結合テーブル (LT)

番目点k : 1 scan目では処理2のG (QA) ≠ 0の処理を行う。
 2 scan目でラベル2がつけられる。
 番目点のブロックナンバーは4である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	5	3	2	2	*

ブロックテーブル (BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	2	0	2

ラベル結合テーブル (LT)

番目点m : 1 scan目では処理2のG (QA) ≠ 0の処理を行う。
 2 scan目でラベル3がつけられる。
 番目点のブロックナンバーは1である。

ブロックNO	0	1	2	3	4	5
仮ラベル値	1	3	*	*	*	*

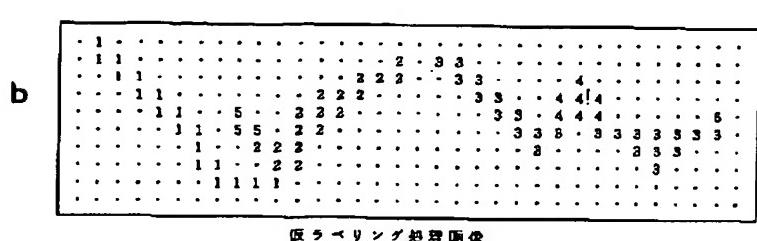
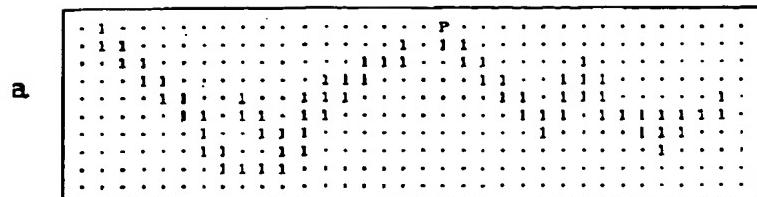
ブロックテーブル (BT)

仮ラベル値	1	2	3	4	5	6
結合ラベル値	0	0	0	2	3	2

ラベル結合テーブル (LT)

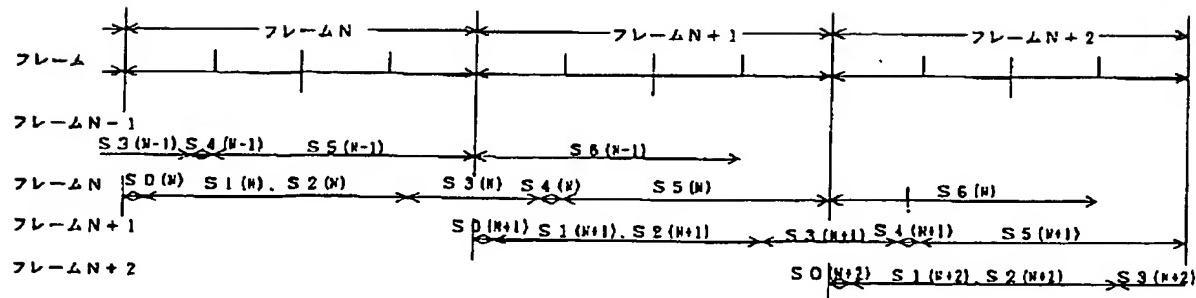
【図10】

図10



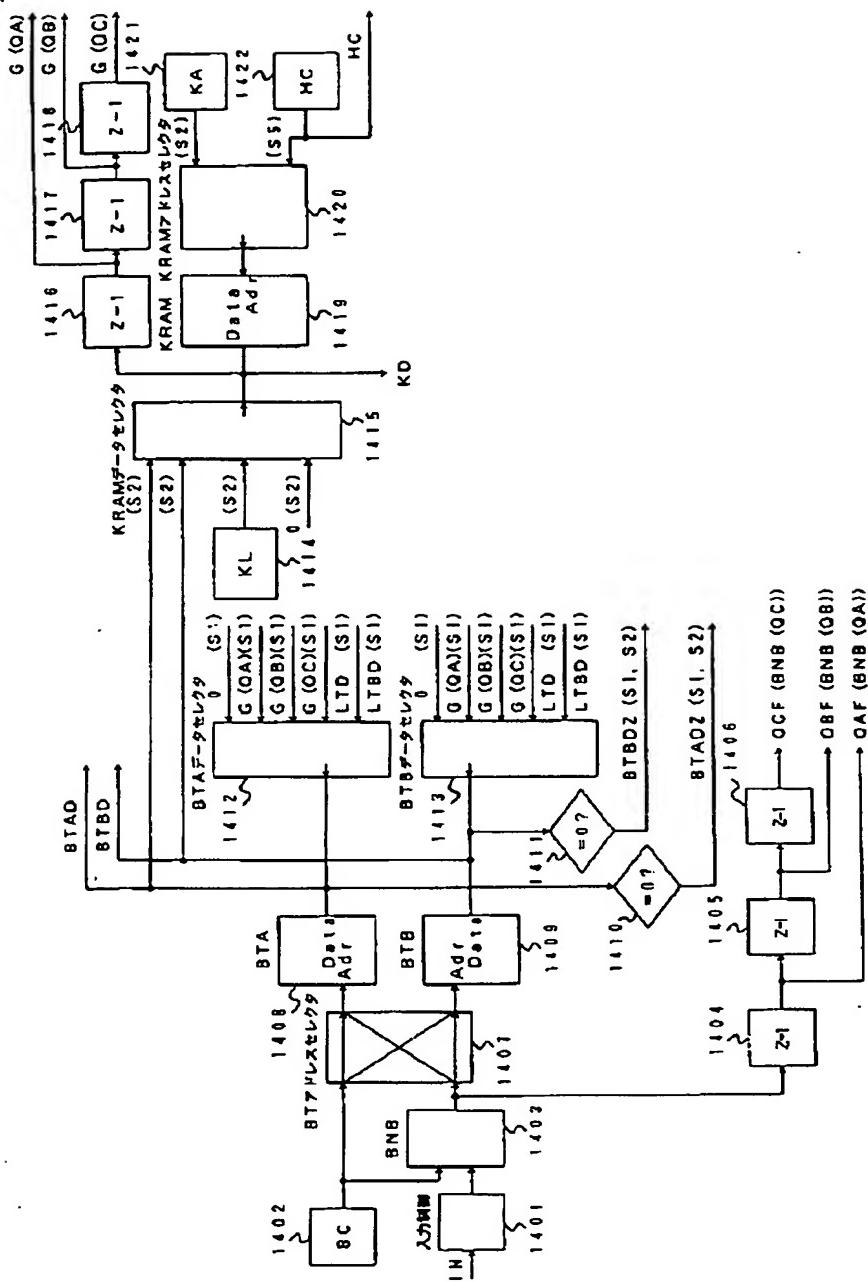
【図14】

図14



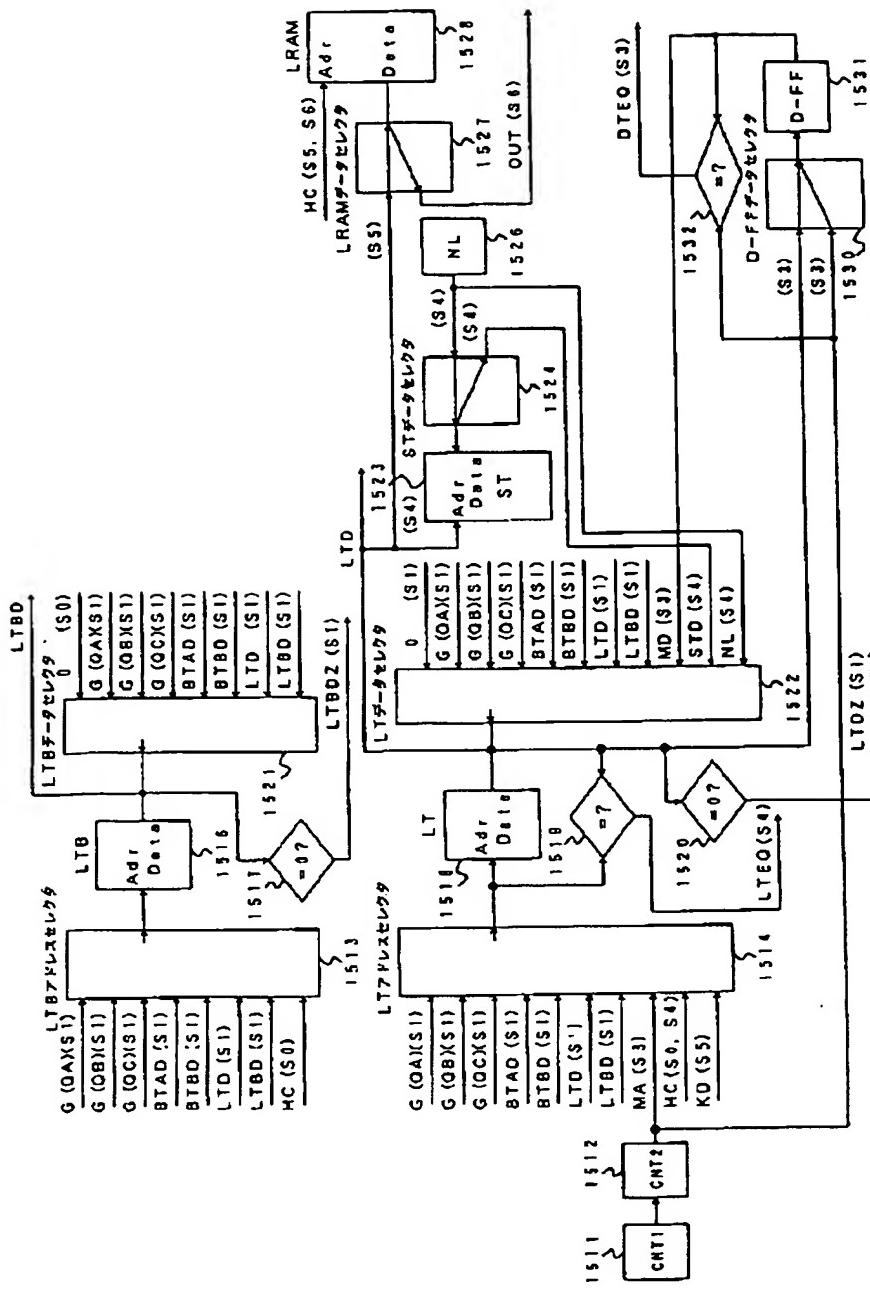
【図15】

図15



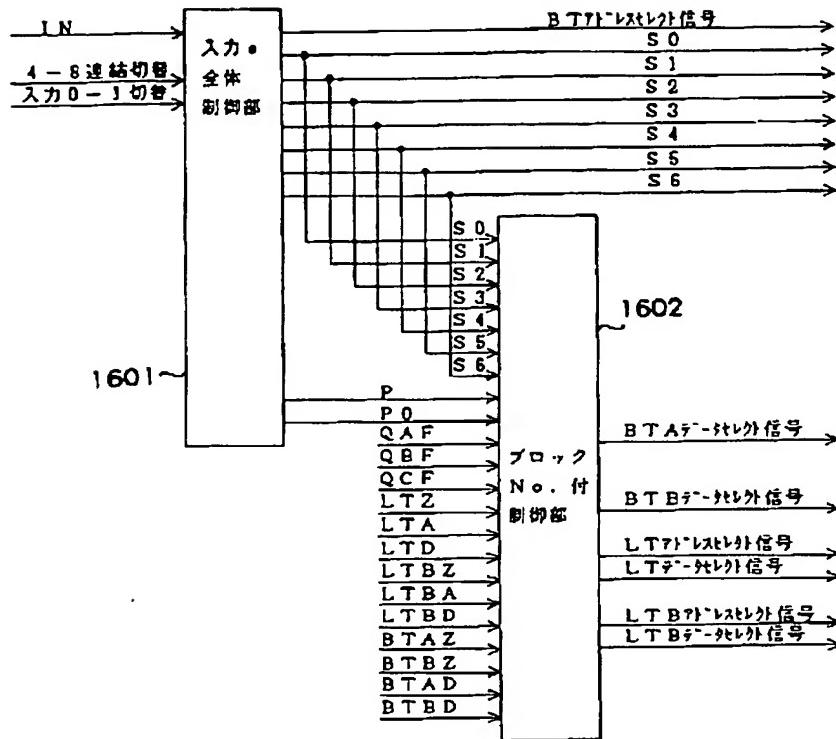
【図16】

図16



【図17】

図17



【図18】

図18

P=1 P0=0			1801	1802	1803	1804
G(QC)	G(OB)	G(QA)	LT LTDアーチレス	LTD	LTBD	BT1の データ
0	0	1	G (QA)	=0	未使用	G (QA)
				≠0	未使用	LTD
0	1	0	G (QB)	=0	未使用	G (QB)
				≠0	未使用	LTD
0	1	1	G (QB)	=0	未使用	G (QB)
				≠0	未使用	LTD
1	0	0	G (QC)	=0	未使用	G (QC)
				≠0	未使用	LTD
1	0	1	G (OA) G (OC)	処理E		
				=0	未使用	G (OB)
1	1	0	G (QB)	≠0	未使用	LTD
				=0	未使用	G (QB)
1	1	1	G (QB)	≠0	未使用	LTD

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT OR DRAWING
- BLURRED OR ILLEGIBLE TEXT OR DRAWING
- SKEWED/SLANTED IMAGES
- COLOR OR BLACK AND WHITE PHOTOGRAPHS
- GRAY SCALE DOCUMENTS
- LINES OR MARKS ON ORIGINAL DOCUMENT
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.